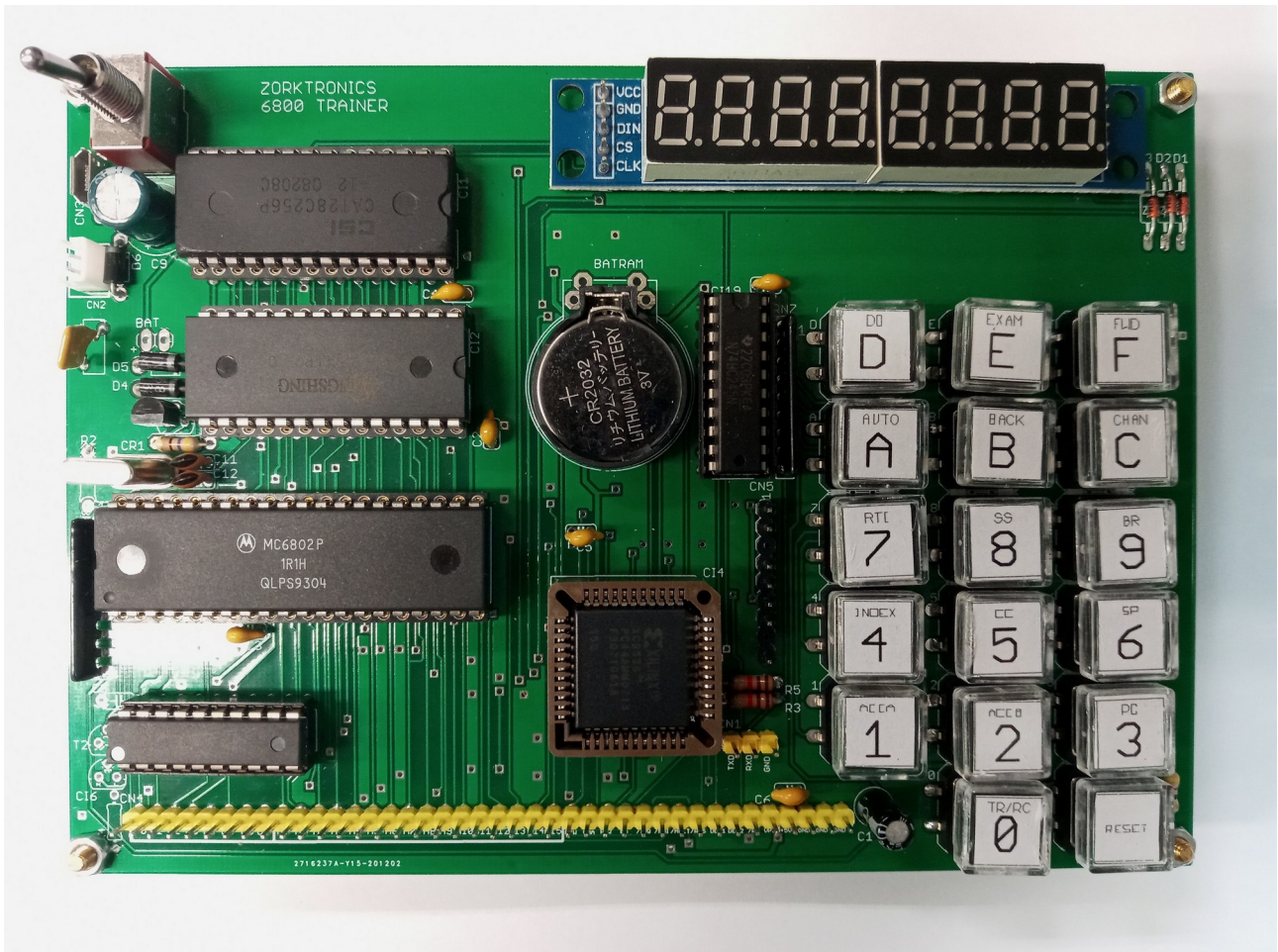


Placa microprocessadores 6800



6800 Trainer

Zorktronics

Manual de Instruções

Placa microprocessadores 6800

1-Descrição do produto

O 6800 trainer é uma placa para desenvolvimento de hardware e software em código de máquina para CPU MC6800.

Utiliza a plataforma Heathkit ET-3400, com memória RAM expandida de 256B para 8kB, programa monitor em EPROM para trabalhar com código de máquina e interface serial com nível lógico TTL para comunicação com computador.

2-Características

- Display com 8 dígitos de 7 segmentos controlados por MAX7219
- Saída e entrada serial a 1200bps 8 bits de dados, 1 bit de parada e sem paridade
- Programa monitor independente sem necessidade de computador
- 2 pinos de endereços já decodificados internamente
- Pinos para acesso ao barramento da CPU
- buffer de dados na saída de expansão
- 8kB de RAM não volátil salva por bateria CR2032
- Fusível PTC de 800mA para o barramento de expansão
- Alimentação 5V com recarregador micro USB.

3-Operação

3.1-Tecla Reset

Essa tecla aciona o sinal RESET do microprocessador, onde será feita a busca do vetor de RESET nas posições de memória FFFF/FFFE, e a execução da inicialização dos displays em F800, em seguida o controle é passado ao programa monitor em FC00. Os dados na RAM do usuário não são apagados nessa inicialização.

3.2-Teclas 1 e 2

A tecla 1 (Acca) e 2 (Accb) mostram o conteúdo dos acumuladores A e B, para modificar o conteúdo do acumulador aperte C (Chan) e será possível digitar 2 dígitos hexadecimais que serão imediatamente levados ao acumulador.

3.3-Tecla 3

Mostra o conteúdo do PC (contador de programa), pode também ser alterado com o uso da tecla C (Chan) onde é possível inserir o novo valor do PC com 4 dígitos hexadecimais.

3.4-Tecla 4

Mostra o conteúdo do registro X (index), pode também ser alterado com o uso da tecla C (Chan) onde é possível inserir o novo valor do X com 4 dígitos hexadecimais.

3.5-Tecla 5

Mostra o conteúdo do registro CC (condition code register) em binário, a função de cada bit é indicada pelas letras H, I, N, Z, V, C impressas acima dos dígitos na placa. Esse registro não pode ser alterado pela tecla C.

3.6-Tecla 6

Mostra o conteúdo do registro Stack Pointer (apontador de pilha) em 4 dígitos hexadecimais, esse registro não pode ser alterado pela tecla C.

3.7-Tecla 7

Essa tecla deve ser usada após a entrada em breakpoint ou em single step, onde o programa do usuário continuará a ser executado no endereço do registro PC.

3.8-Tecla 8

Com o uso dessa tecla será executada uma única instrução do programa de usuário em modo single step, onde será possível ver e alterar os registros da CPU após a execução da instrução.

3.9-Tecla 9

Será indicado br no display, onde é possível inserir 4 dígitos hexadecimais de um endereço na RAM. É possível corrigir o endereço com o uso da tecla C. Podem ser usados até 4 endereços de breakpoint, todos na área de memória de programa de usuário (RAM). Após pressionar Reset todos os endereços de breakpoint são apagados.

3.10-Tecla A

Inicia a carga automática de memória pelo teclado, será pedido o endereço inicial com 4 dígitos hexadecimais, o endereço atual é mostrado e os 2 dígitos hexadecimais de dados são pedidos para cada endereço, que é incrementado após o preenchimento.

3.11-Tecla D

Faz a execução do programa após digitar o endereço inicial com 4 dígitos hexadecimais, a execução não termina até que seja feito Reset ou haja um breakpoint.

3.12-Tecla E

Mostra o conteúdo das posições de memória, é pedido o endereço com 4 dígitos hexadecimais e o dado deste endereço é mostrado nos últimos 2 dígitos. Pode ser alterado o conteúdo com o uso da tecla C ou o próximo endereço é mostrado com a tecla F e o anterior com a tecla B.

3.13-Tecla 0

Envia ou recebe a RAM em modo binário para a serial. Para carregar a RAM o conector da interface serial deve estar conectado. Deve ser escolhida opção 1 para 1kB (0000 a 03FF) ou 8 para 8kB (0000 a 1FFF).

Em seguida com 1 o conteúdo da RAM é transmitido para a serial e em 2 o programa aguarda a recepção dos dados e escreve nas posições da memória.

A recepção e transmissão é feita de modo binário 1200bps, 8 bits de dados, 1 bit de parada e sem paridade, com tempo de 1 minuto e 15 segundos para os 8kB de memória.

Após o envio ou recepção do arquivo deve ser feito o reset para programa monitor.

4-Mapa de memória

O mapa de memória é mostrado a seguir, não há chaveamento de bancos de memória e periféricos são mapeados em memória com decodificação parcial.

EPROM do Programa Monitor	F000-FFFF
Não utilizar	C170-C1FF
Displays	C140-C16F
Pino /DEC1	C400-C4FF
Pino /DEC2	C200-C2FF
Serial	C100-C10F
Teclado	C003-C00E
Não utilizar	C000-C002
RAM para o usuário	1F10-1FFF
RAM utilizada pelo monitor	1F00-1F0F
RAM para o usuário	0100-1EFF
RAM utilizada pelo monitor	00C5-00FF
197B de RAM para o usuário	0000-00C4

5-Endereços de periféricos

A tabela a seguir mostra os endereços de periféricos iniciais mapeados em memória e seu tipo de acesso.

Localização	Endereço	Modo
Display Dado	C140	Saída 0
Display Dado	C141	Saída 1
Display Load	C15X	Saída pulso 1
Display Clock	C16X	Saída pulso 1
Serial TXD	C100	Saída 0
Serial TXD	C101	Saída 1
Serial RXD	C100	Entrada
Teclado coluna D	C006	Entrada
Teclado coluna E	C005	Entrada
Teclado coluna F	C003	Entrada
Pino /DEC1	C4XX	Saída pulso 0
Pino /DEC2	C2XX	Saída pulso 0

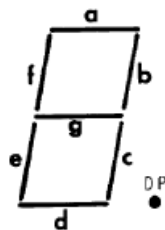
6-Programação dos periféricos

6.1-Subrotina de acesso ao display

O display é acessado pela função OUTCH, no endereço FE3A, de mesma forma que o realizado no ET-3400, ou em FB00. Os endereços do dígito estão na RAM em 00F0 e 00F1 (byte mais significativo) e os segmentos devem ser passados pelo acumulador A. Após a execução da função o endereço é atualizado com o do dígito seguinte.

Os dígitos tem endereços C11F (último dígito a direita), C12F, C13F, C14F, C15F, C16F, C17F e C18F, sendo C17F e C18F não existentes no ET-3400.

O segmento são acesos com 1, A corresponde ao bit 6, B=5, C=4, D=3, E=2, F=1, G=0 e o ponto decimal no bit 7.



O código fonte desta subrotina é mostrado a seguir:

```
DISPDOUT0      EQU      $C140
DISPDOUT1      EQU      $C141
DISPDLOAD      EQU      $C150
DISPCLK        EQU      $C160
DIGADDLOW      EQU      $00F1
DIGADDHI       EQU      $00F0
TEMP0          EQU      $1F00
TEMP1          EQU      $1F01
TEMP2          EQU      $1F02
TEMP3          EQU      $1F03

      ORG    $FB00
OUT0NOVO:
      STAA  TEMP0 ; Guardo A em RAM
      STAB  TEMP1 ; Guardo B em RAM
      LDAA  DIGADDLOW
      CLC
      SBCA  #$10
      STAA  DIGADDHI ; LOW <= Hi ja alterado
      LDAA  DIGADDLOW ; Prepara endereco do MAX7219
      ANDA  #$F0
      ASRA
      ASRA
      ASRA
      ASRA
      CLC
```

```

        ANDA          #$0F
        ; envio endereco
        LDAB          #$08 ; Contador de bits
AVBAA:
        NOP
        NOP
        ROLA
        BCC          ENVAL0A ; =0
ENVAL1A:
        STAA          DISPDOUT1
        NOP
        NOP
        STAA          DISPCLK
        DECB
        BNE          AVBAA
        BRA          SAIALPA
ENVAL0A:
        STAA          DISPDOUT0
        NOP
        NOP
        STAA          DISPCLK
        DECB
        BNE          AVBAA
SAIALPA:
        ; envio endereco
        LDAA          TEMP0 ; Retorno com A anterior
        ; envia dados ao MAX7219
        LDAB          #$08          ; Contador de bits
AVBDA:
        NOP
        NOP
        ROLA
        BCC          ENVDL0A ; =0
ENVDL1A:
        STAA          DISPDOUT1
        NOP
        NOP
        STAA          DISPCLK
        DECB
        BNE          AVBDA
        BRA          SAIDLPA
ENVDL0A:
        STAA          DISPDOUT0
        NOP
        NOP
        STAA          DISPCLK
        DECB
        BNE          AVBDA
SAIDLPA:
        NOP
        NOP
        STAA          DISPDLOAD ; Latch dos ultimos 16 bits
        ; envia dados ao MAX7219
        ; Guardo novo endereco
        LDAA          DIGADDHI ; Low atualizado estava no High
        STAA          DIGADDLOW
        LDAA          #$C1
        STAA          DIGADDHI;
        LDAB          TEMP1 ; Retorno com B anterior
        LDAA          TEMP0 ; Retorno com A anterior

```

RTS

6.2- Subrotina para transmissão de dados serial

Esta função é localizada em F000, o acumulador A deve conter o dados a ser transmitido, a transmissão é feita a 1200bps, 8 bits de dados, 1 bit de parada, sem paridade.

6.3- Subrotina para recepção de dados serial

Esta função é localizada em F100, e aguarda até que seja recebido um dado serial a 1200bps, 8 bits de dados, 1 bit de parada, sem paridade. O dado recebido é escrito no acumulador A.

6.4-Subrotina para leitura de teclado

O acesso ao teclado é facilitado pela mesma função INCH do ET-3400, que é localizada em FDF4. O retorno do acumulador A representa o valor hexadecimal da tecla pressionada.

6.5-Demais subrotinas

Outras subrotinas para display e teclado existentes no ET-3400 também estão nesta versão do programa monitor nas mesmas posições de memória. Consulte o manual do ET-3400 para maiores informações.

7-Exemplo de aplicação

7.1-Teste dos displays

Neste exemplo todos os segmentos são acesos segmentos em todos os displays:

```
DIGADDLOW EQU    $00F1
DIGADDHI  EQU    $00F0
TEMP      EQU    $3F

                ORG    $0000
                CLC
                LDAA   #$80                0C
                LDAA   #$80                86 80

INI:            LDAB   #$8F                ; Endereço do primeiro display  C6 8F
                STAB  DIGADDLOW          D7 F1
                JSR   $FE3A                ; Envia segmento ao display X8  BD FE 3A
                JSR   $FE3A                BD FE 3A
                JSR   $FE3A                BD FE 3A
                JSR   $FE3A                BD FE 3A
                JSR   $FE3A                BD FE 3A
                JSR   $FE3A                BD FE 3A
                JSR   $FE3A                BD FE 3A
                JSR   $FE3A                BD FE 3A
                JSR   $FE3A                BD FE 3A
                RORA  ; Proximo segmento  46
                LDX   #$2F00              CE 2F 00

ESPERA:        DEX
                BNE   ESPERA              09
                BRA   INI                 26 FD
                BRA   INI                 20 DB
```


8-Barramento de dados para o usuário

No conector CN4, pinos 1 a 8 existe o acesso ao barramento de dados pelo buffer bidirecional CI5, onde seu pino de direção está ligado por meio de resistor pullup ao pino /RE.

Desta forma para que haja saída de dados no barramento CN4 não é necessária nenhuma ligação neste pino.

A CPU pode realizar leitura de dados nestes pinos, onde é necessário conectar o pino /RE deste buffer a uma fonte de pulso 0 quando a CPU requisitar leitura.

Para que não ocorra conflito de barramento com queima da CPU este sinal não deve ser aterrado ou ligado diretamente ao pino R/W da CPU.

9-Bateria da RAM não volátil

É uma bateria CR2032 e deve ser trocada quando sua tensão for inferior a 2,8V ou a cada ano.

Caso seja necessário substituir a memória RAM (CI2), é recomendado que seja de baixo consumo (sufixo L) para não diminuir a durabilidade da bateria.

Ao realizar manutenções ou modificações na placa é necessário retirar esta bateria.

10-Reposição de componentes/suporte/garantia

Todos os componentes, incluindo o CPLD já programado podem ser obtido pelo e-mail: zorktronics@gmail.com.